

明德扬科技教育有限公司

verilog 快速掌握练习 3 说明(修正编 译错误)

官 网: www.mdy-edu.com

淘 宝: mdy-edu.taobao.com

QQ 群: 97925396

QQ 咨询: 158063679

一、练习要求说明

1. 下载工程
2. 新建 quartus 工程，编译，修改所有编译出现的错误。

工程位置（在视频说明中有链接）

二、要求

修正所有的错误。(答案，在视频说明中有链接)

明德扬点拔FPGA课程