



明德扬  
科技·教育

# 点拨 · FPGA之 为什么要进行流水线？



点透学习误区 拨出设计精髓

主 讲：潘文明

# 明德扬科教



**QQ群: 97925396**

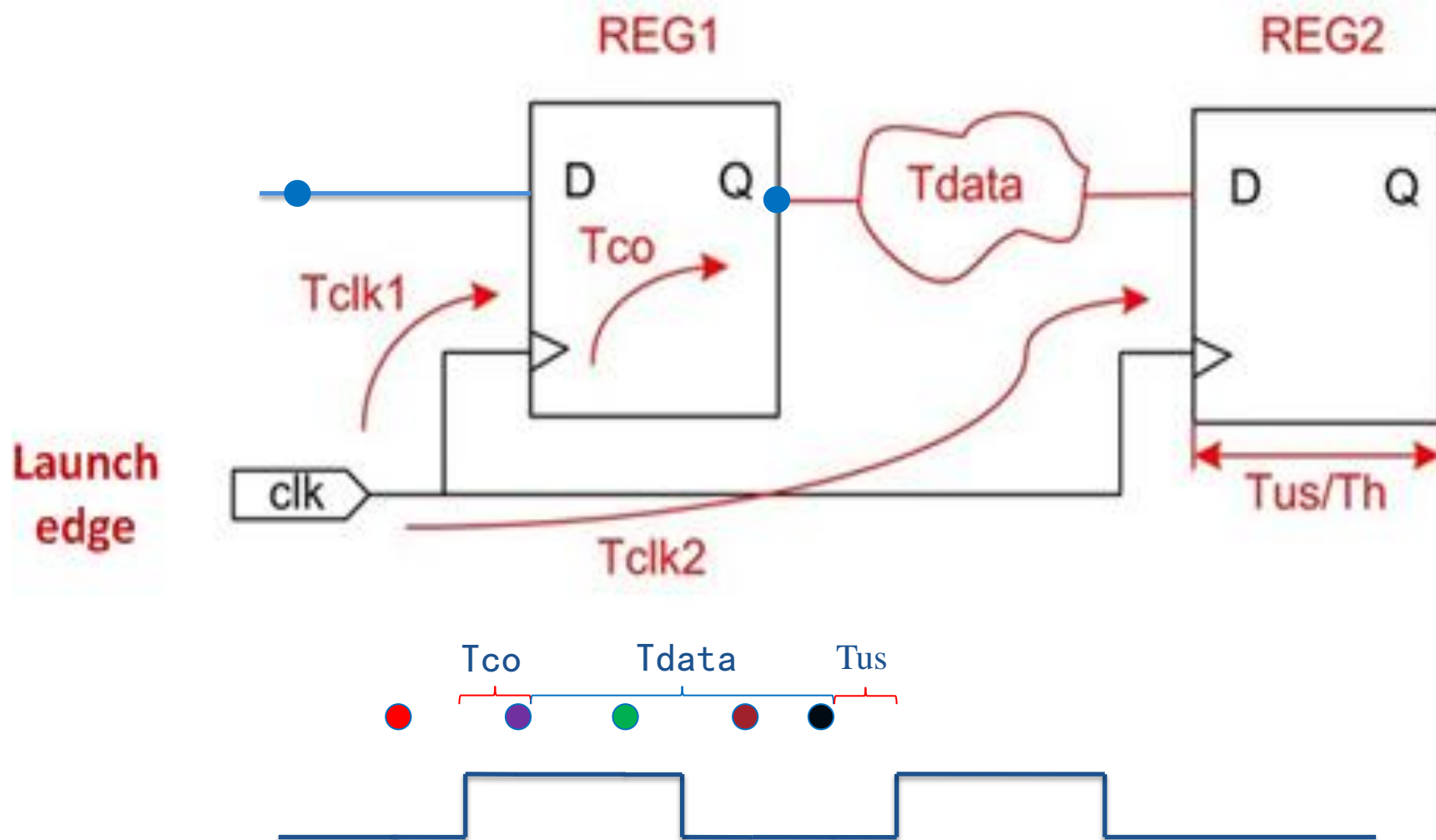
**官 网: <http://www.mdy-edu.com>**

**淘 宝: <http://mdy-edu.taobao.com>**

# 课程概要

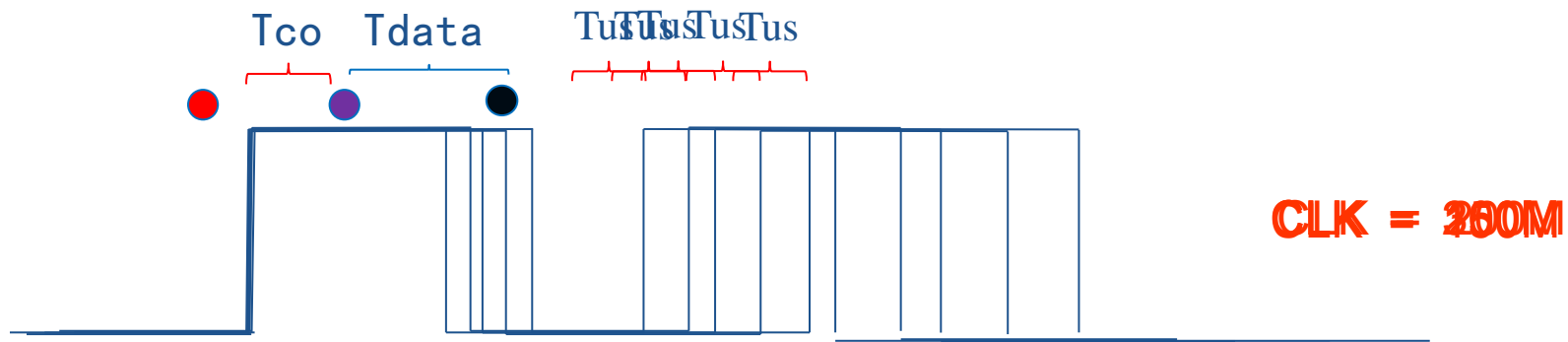
- 一. FPGA时序
- 二. 解决时序违例方法
- 三. 课程总结

# 一、FPGA时序



# 一、FPGA时序

## 时钟问题



$$T_{min} = T_{co} + T_{data} + T_{su}$$

思考：时序违例了，怎么办？

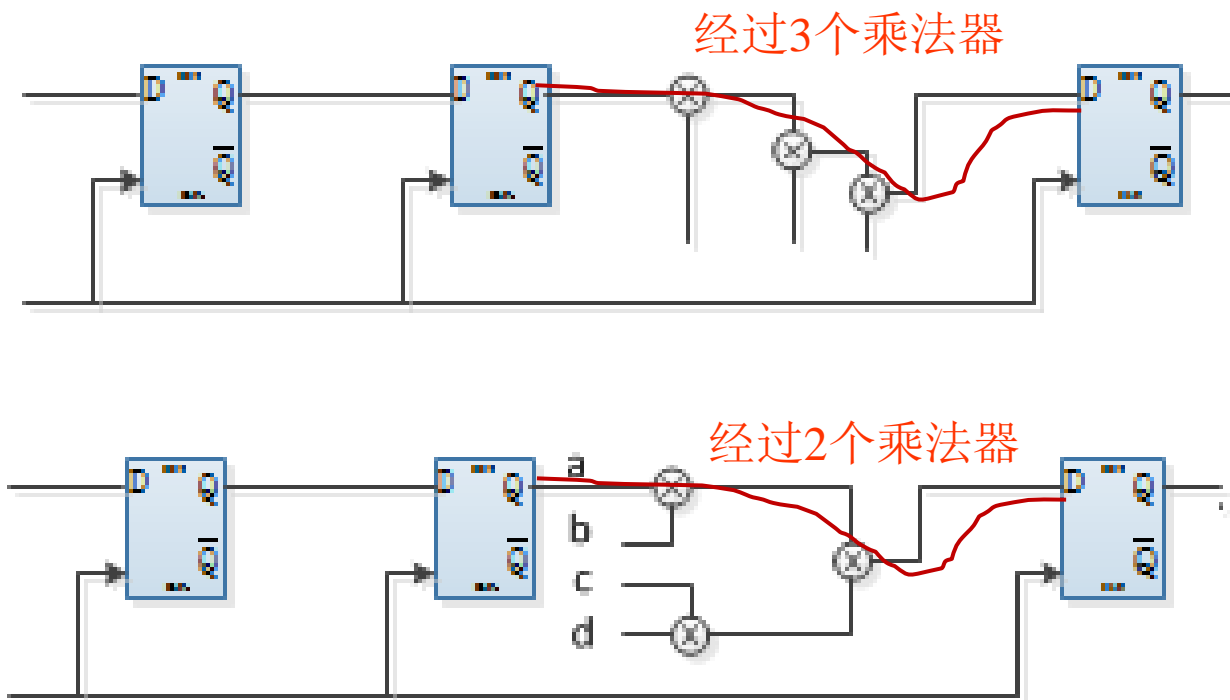
## 二、解决时序违例方法

$$T_{min} = T_{co} + T_{data} + T_{su}$$

1. 改变时钟频率
2. 利用时序软件优化
3. 添加时序约束优化
4. 选用更先进的FPGA
5. 进行流水线设计
6. 优化设计

## 二、解决时序违例方法

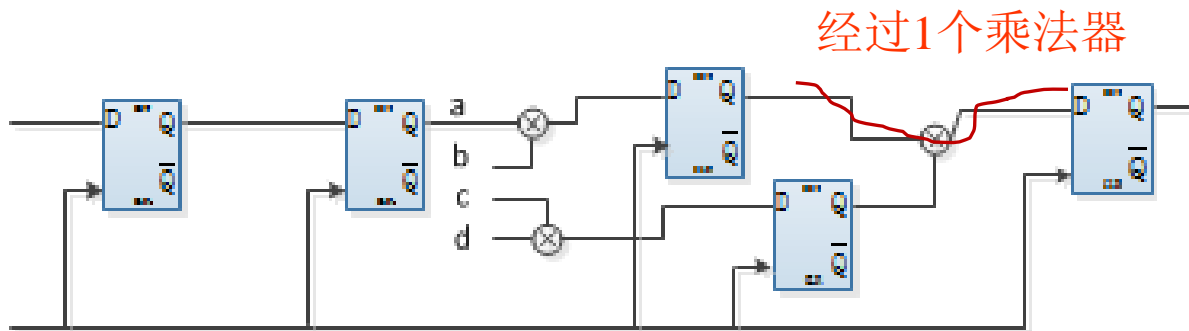
### 1. 优化设计：举例 $s=a*b*c*d$



设计时可以优先，但亦可以利用工具进行优化

## 二、解决时序违例方法

### 2. 流水线设计



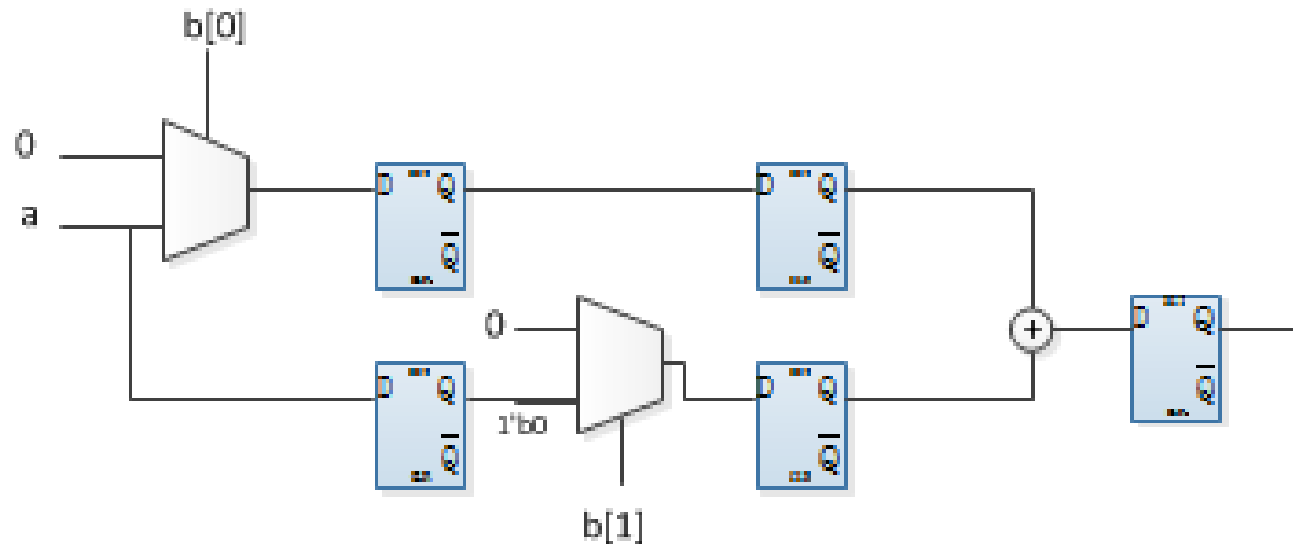
### 3. 还能继续吗？



## 二、解决时序违例方法

2. 设reg[3:0] a; reg[1:0] b, 求 $f=a*b$

$$f = a*b = a*b[0] + \{a, 1'b0\} * b[1];$$



## 三、课程总结

1. 当时序违例时，最优先的方法是优化设计
2. 流水线是FPGA设计的重点技巧，务必熟练掌握



**QQ群: 97925396**

**官 网: <http://www.mdy-edu.com>**

**淘 宝: <http://mdy-edu.taobao.com>**



# Thank You !

