

信号发生器和 DA 转换

第1节 项目背景

1.1 信号发生器

信号发生器是一种能提供各种频率、输出电平的电信号的设备，又称信号源或振荡器。其在各种电信系统的振幅、频率、传输特性等电参数以及元器件的特性与参数的测量中得到了广泛的应用。

直接数字式频率合成器（Direct Digital Synthesizer, DDS）是一项关键的数字化技术，其将先进的数字处理理论与方法引入频率合成技术，通过数/模转换器将一系列数字量形式的信号转换成模拟量形式的信号。

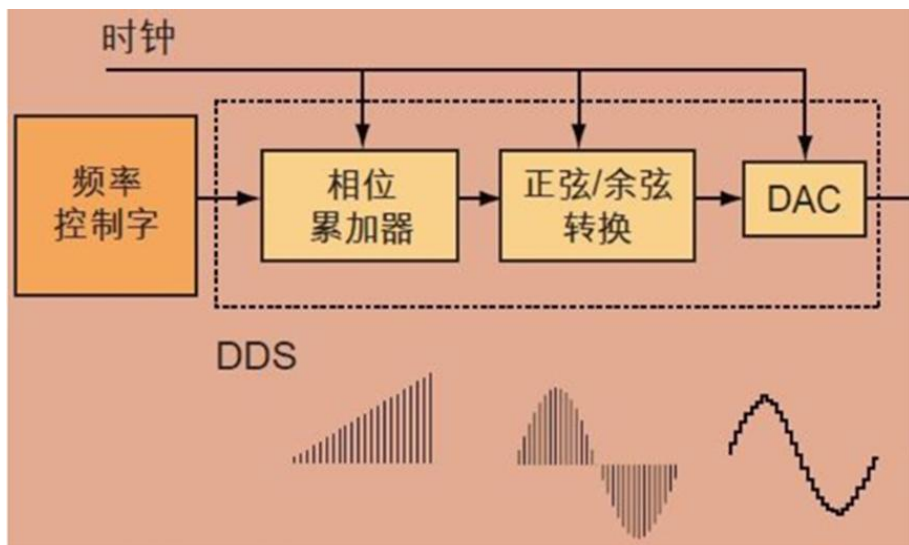


图 3.12-1 DDS 实现原理

DDS 的输入是频率控制字，其用来控制相位累加器每次增加的相位值，也相当于一个步进值。上图就是一个典型的 DDS 工程，DDS 工程一般可包括相位累加器、信号转换器和 DAC 三部分，其具体功能为：

相位累加器：每来一个时钟脉冲，在原来相位值的基础上会加上步进得到最新的相位值，随后将新的相位值输出给信号转换器。 N 位的相位累加器由 N 位加法器和 N 位累加寄存器组成，其具体工作过程为：每来一个时钟脉冲， N 位加法器将频率控制字 K 与 N 位累加寄存器输出的累加相位数据相加，并把相加后的结果送至累加寄存器的输入端。累加寄存器一方面将上一时钟周期作用后产生的新相位数据反馈到加法器的输入端，使加法器在下一时钟的作用下继续与频率控制字 K 相加；另一方面将这个值作为取样地址送入幅度/相位转换电路，幅度/相位转换电路根据这个地址输出相应的波形数据。最后经 D/A 转换器和 LPF 将波形数据转换成所需要的模拟波形。

信号转换器：一般转换器内部有一片 ROM，其事先保存了要产生波形的幅度值。根据输入的相位值可以输出该相位值所对应的信号幅值。例如，可将一个完整周期的正弦波等距离分成 128 份并保存到转换器的 ROM 当中，当相位值为 0 时，则输出相位为 0 所应对的幅度值，当相位为 100 时，则输出相位为 100 所对应的幅度值。

1.2 DA 转换

至简设计法教学板上的 DAC 芯片型号为 DA9709，这是一款双通道，位宽 8bit 的芯片，速率高达 125MSPS，能够满足常用信号发生器、滤波信号输出等需求。实际位置如下所示。

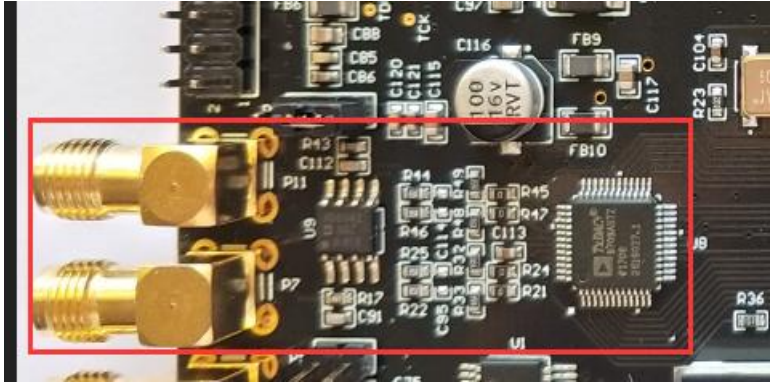


图 3.12-2 教学板 DA 接口

该芯片采用 48 引脚小型 LQFP 封装，具有高交流、直流性能。DA9709 原理图及其与 FPGA 的连接图如下所示。

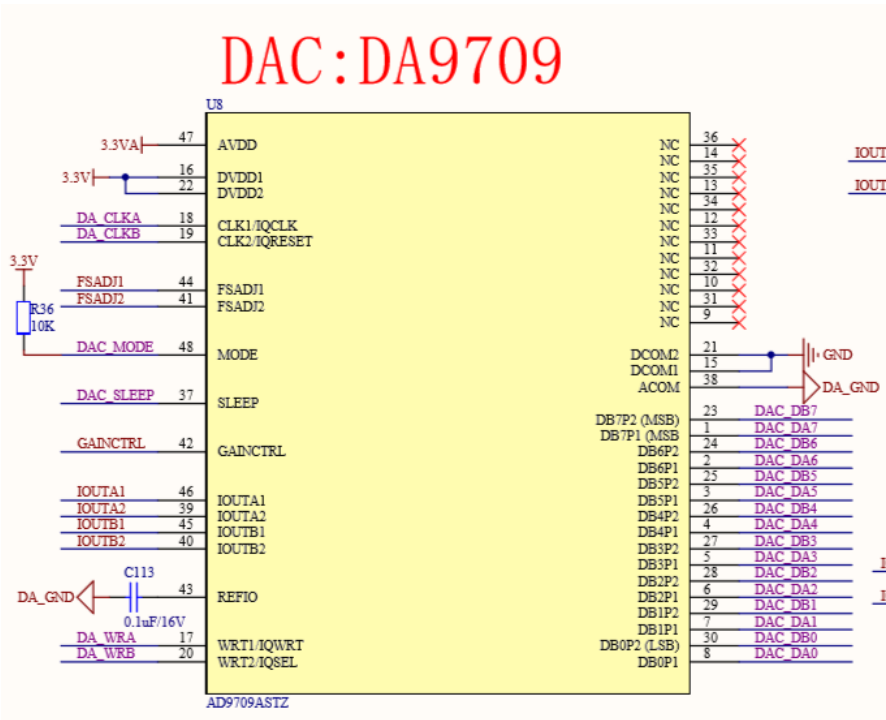


图 3.12-3 教学板 DA9709 原理图

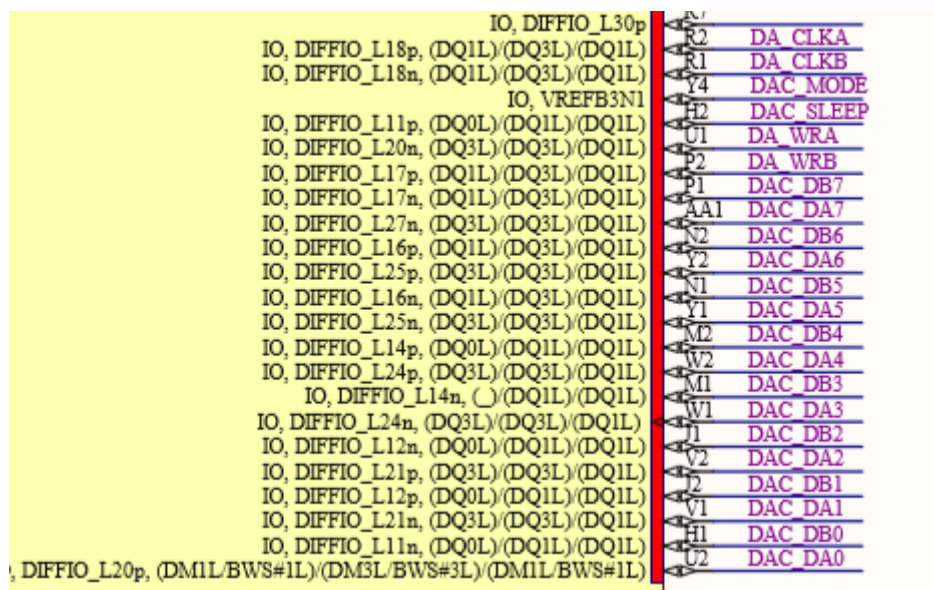


图 3.12-4 教学板 DA9709 与 FPGA 连接图

其中 DAC 芯片与 FPGA 相连的信号为：DA_CLKA、DA_CLKB、DAC_DA7~0、DAC_DB7~0、DA_WRA、DA_WRB 、DAC_MODE 和 DAC_SLEEP。

表 3.12-1DAC 芯片与 FPGA 相连管脚及其作用

DA9709 管脚	原理图信号	FPGA 管脚	作用
MODE	DAC_MODE	Y4	DA9709 的工作模式。当为高电平时，表示双通道模式，此时通过 DA、DB 两组信号分别独立控制两个通道。 当为低电平时，表示使用交织模式，此时仅使用一组信号来控制两个通道。 本案例使用双通道模式，也就是固定为高电平。
SLEEP	DAC_SLEEP	H2	睡眠模式。 当高电平时，DA9709 进入睡眠模式，此时不工作。 当低电平时，DA9709 是正常工作模式。 本案例使用正常工作模式，固定为低电平。
CLK1	DA_CLKA	R2	控制通道 A 的工作时钟。
WRT1	DA_WRA	U1	通道 A 的写使能信号
DB7P1	DAC_DA7	AA1	通道 A 的写数据信号，用于控制通道 A 的输出电压。
DB6P1	DAC_DA6	Y2	
DB5P1	DAC_DA5	Y1	
DB4P1	DAC_DA4	W2	
DB3P1	DAC_DA3	W1	
DB2P1	DAC_DA2	V2	
DB1P1	DAC_DA1	V1	
DB0P1	DAC_DA0	U2	
CLK2	DA_CLKB	R1	控制通道 B 的工作时钟
WRT2	DA_WRB	P2	通道 B 的写使能信号
DB7P2	DAC_DB7	P1	通道 B 的写数据信号，用于控制通道 B 的输出

DB6P2	DAC_DB6	N2	电压。
DB5P2	DAC_DB5	N1	
DB4P2	DAC_DB4	M2	
DB3P2	DAC_DB3	M1	
DB2P2	DAC_DB2	J1	
DB1P2	DAC_DB1	J2	
DB0P2	DAC_DB0	H1	

1.3 DA9709 的时序

DA9709 的控制时序如下图所示。

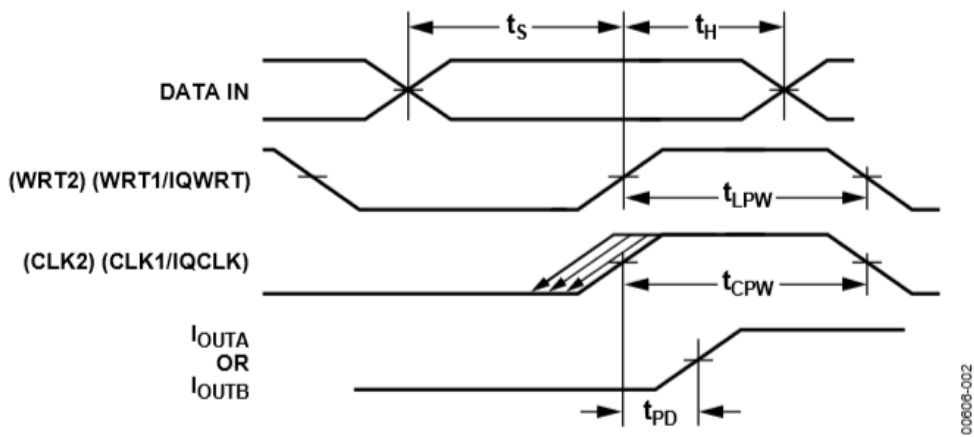


Figure 2. Timing for Dual and Interleaved Modes

图 3.12-5DA9709 接口时序图

在双通道模式中通道 A 和通道 B 如同两个独立的 DA 芯片。其中 DA_CLKA、DAC_DA7~0、DAC_WR_A 用于控制通道 A，DA_CLKB、DAC_DB7~0、DAC_WRB 用于控制通道 B。

以控制通道 A 为例，按照时序图的要求先将数据输出到 DAC_DA7~0，经过 t_s 时间后将 DAC_WRA 和 DA_CLKA 拉高，此时 DAC 可以将数据锁存，经过一段时间后输出数据所对应的电流，其经过电路转换可以变成对应的模拟电压值。

时序图中要注意以下几点（数据手册有详细说明）：

1. DA_CLKA 超前或者同时与 DA_WRA 由 0 变 1。

2. 查询数据手册可知：图中 t_s （DAC_WRA 上升沿前数据保持不变的时间）、 t_H （DAC_WRA 上升沿后数据保持不变的时间）、 t_{LPW} （DAC_WRA 的高电平时间）、 t_{CPW} （DAC_CLKA 的高电平时间）等参数如图 3.12- 6 所示。从图中可以看到 t_s 的时间为至少 2ns； t_H 时间为至少 1.5ns； t_{LPW} 、 t_{CPW} 时间为至少 3.5ns。在进行设计时可以将这些数值设置的稍大一些从而留有一定的裕量。

Parameter	Min	Typ	Max	Unit
DIGITAL INPUTS				
Logic 1 Voltage @ DVDD1 = DVDD2 = 5 V	3.5	5		V
Logic 1 Voltage @ DVDD1 = DVDD2 = 3.3 V	2.1	3		V
Logic 0 Voltage @ DVDD1 = DVDD2 = 5 V		0	1.3	V
Logic 0 Voltage @ DVDD1 = DVDD2 = 3.3 V	0		0.9	V
Logic 1 Current	-10		+10	μA
Logic 0 Current	-10		+10	μA
Input Capacitance		5		pF
Input Setup Time (t _s)	2.0			ns
Input Hold Time (t _h)	1.5			ns
Latch Pulse Width (t _{LPW} , t _{CPW})	3.5			ns

图 3.12-6DA9709 时序参数

通道 B 的时序要求与通道 A 相同，仅控制信号有所区别。

在设计之前，除了了解数字接口时序还需要清楚数字量与模拟电压幅值之间的转换关系。至简设计法教学板的 DA9709 的两个通道均支持 0.48~2.2V 的电压输出，这一输出电压与输入数据的关系可用下面的公式进行表示：

通道 A 的输出电压 = $-1.72 * (\text{DAC_DA} / 255) + 2.2 \text{ V}$

通道 B 的输出电压 = $-1.72 * (\text{DAC_DB} / 255) + 2.2 \text{ V}$

表 3.12-2 通道输出电压与输入数据的对应关系

DAC_DA/B	输出电压 V	DAC_DA/B	输出电压 V
0	2.2	64	1.77
8	2.15	128	1.34
16	2.02	192	0.91
32	1.99	255	0.48

由公式可见，输出电压与 DAC_DA/B 的值成线性反比例关系，最低电压为 0.48V，最高为 2.2V。需要注意的是，此范围的电压是由于外围硬件电路特性的原因导致的，不同电路对应的电压范围有所不同。