

VGA 显示原理与 VGA 时序实现

VGA 显示原理与 VGA 时序实现

2008-03-14 15:54

VGA(Video Graphics Array)是 IBM 在 1987 年随 PS / 2 机一起推出的一种视频传输标准，具有分辨率高、显示速率快、颜色丰富等优点，在彩色显示器领域得到了广泛的应用。目前 VGA 技术的应用还主要基于 VGA 显示卡的计算机、笔记本等设备，而在一些既要求显示彩色高分辨率图像又没有必要使用计算机的设备上，VGA 技术的应用却很少见到。本文对嵌入式 VGA 显示的实现方法进行了研究。基于这种设计方法的嵌入式 VGA 显示系统，可以在不使用 VGA 显示卡和计算机的情况下，实现 VGA 图像的显示和控制。系统具有成本低、结构简单、应用灵活的优点，可广泛应用于超市、车站、飞机场等公共场所的广告宣传和提示信息显示，也可应用于工厂车间生产过程中的操作信息显示，还能以多媒体形式应用于口常生活。

1 显示原理与 VGA 时序实现

通用 VGA 显示卡系统主要由控制电路、显示缓存区和视频 BIOS 程序三个部分组成。控制电路如图 1 所示。控制电路主要完成时序发生、显示缓冲区数据操作、主时钟选择和 D/A 转换等功能；显示缓冲区提供显示数据缓存空间；视频 BIOS 作为控制程序固化在显示卡的 ROM 中。

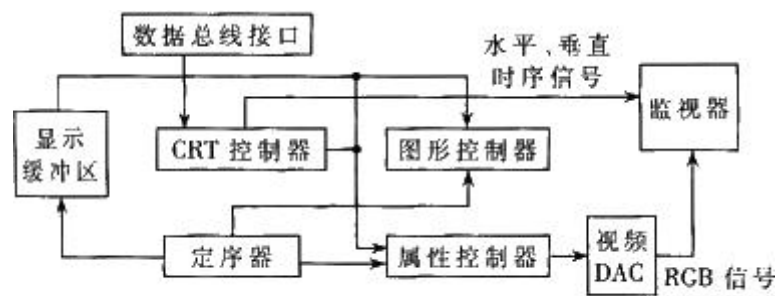


图 1 通用 VGA 显示卡控制电路框图

1.1 VGA 时序分析

通过对 VGA 显示卡基本工作原理的分析可知，要实现 VGA 显示就要解决数据来源、数据存储、时序实现等问题，其中关键还是如何实现 VGA 时序。VGA 的标准参考显示时序如图 2 所示。行时序和帧时序都需要产生同步脉冲(Sync a)、显示后沿(Back porch b)、显示时序段(Display interval c)和显示前沿(Front porch d)四个部分。几种常用模式的时序参数如表 1 所示。

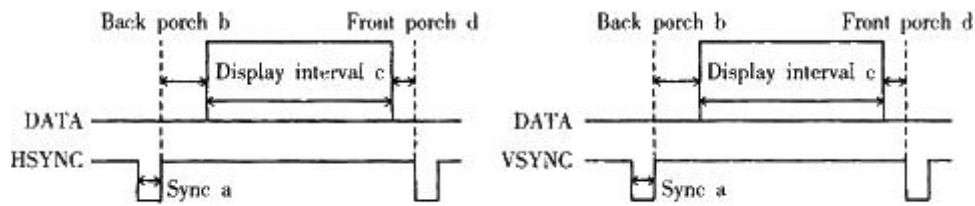


图 2 VGA 标准参考时序图

表 1 VGA 参考时序数据

图像模式	行时序(μs)				帧时序(lines)			
	a	b	c	d	a	b	c	d
1024×768XGA(75Hz)	1.2	2.2	13.0	0.2	3	28	768	1
1024×768XGA(60Hz)	2.1	2.5	15.8	0.4	6	29	768	3
800×600SVGA(60Hz)	3.2	2.2	20.0	1.0	4	23	600	1
640×480VGA(75Hz)	2.0	3.8	20.3	0.5	3	16	480	1

1.2 VGA 时序实现

首先，根据刷新频率确定主时钟频率，然后由主时钟频率和图像分辨率计算出行总周期数，再把表 1 中给出的 a、b、c、d 各时序段的时间按照主计数脉冲源频率折算成时钟周期数。在 CPLD 中利用计数器和 RS 触发器，以计算出的各时序段时钟周期数为基准，产生不同宽度和周期的脉冲信号，再利用它们的逻辑组合构成图 2 中的 a、b、c、d 各时序段以及 D / A 转换器的空白信号 BLANK 和同步信号 SYNC。

1.3 读 SRAM 地址的产生方法

主时钟作为像素点计数脉冲信号，同时提供显存 SRAM 的读信号和 D / A 转换时钟，它所驱动的计数器的输出端作为读 SRAM 的低位地址。行同步信号作为行数计数脉冲信号，它所驱动的计数器的输出端作为读 SRAM 的高位地址。由于采用两片 SRAM，所以最高位地址作为 SRAM 的片选使用。由于信号经过 CPLD 内部逻辑器件时存在一定的时间延迟，在 CPLD 产生地址和读信号读取数据时，读信号、地址信号和数据信号不能满足 SRAM 读数据的时序要求。可以利用硬件电路对读信号进行一定的时序调整，使各信号之间能够满足读 SRAM 和为 DAC 输入数据的时序要求。

1.4 数据宽度和格式

如果 VGA 显示真彩色 BMP 图像，则需要 R、G、B 三个分量各 8 位，即 24 位表示一个像素值，很多情况下还采用 32 位表示一个像素值。为了节省显存的存储空间，可采用高彩色图像，即每个像素值由 16 位表示，R、G、B 三个分量分别使用 5 位、6 位、5 位，比真彩色图像数据量减少一半，同时又能满足显示效果。

2 功能单元设计

实现 VGA 显示，除了实现时序控制，还必须要有其他功能单元的支持才能实现完整的图像显示。

(1) 控制器: VGA 显示有多种模式, 需要通过控制器实现模式间切换, 还需要对显示的内容进行接收、处理和显示。所以控制器的性能越高, 数据更新和显示效果就越好。

(2) 显示数据缓存区: VGA 显示要求显存速度快、容量大。读速度要达到 65MHz 以下, 存储容量至少要 2MB。可采用高速 SRAM 或 SDRAM 作为显示数据缓存。

(3) 数模转换器 DAC: VGA 显示对数模转换 DAC 有如下要求: 一是高速转换, 转换的速度应该在 80MHz 或以上; 二是刚步性好, 能保证 R、G、B 三路信号的同步性; 三是有相应的精度。可选择一种包括 3 路 8 位高速 D/A 的专用视频芯片。

(4) 数据源及其接口: 要提高 VGA 显示的效率, 就要不断更新数据, 同时还要保证实时性, 因此需要非常高的接口速度。VGA 显示卡虽可达到 100Mbps 的数据更新速度, 但是一般设备、特别是嵌入式设备达不到这么高的速度, 而且大多数情况下也不需要这么高的数据更新率。目前常用接口为 EPP 接口、USB 接口、TCP / IP、RS232C / 485 等。其中 TCP / IP、EPP 接口和 USB 接口是基于计算机的, 速度较快; TCP / IP、RS232C / 485 是基于网络通信的接口, 其中 RS485 速度虽慢, 但应用广泛且容易实现远程控制。

在数据源为低速接口时, 可以考虑采用 Flash 或者 SM 存储卡等预先存储一些常用的图像显示数据和字库文件, 在更新数据时直接应用这些数据, 从而加快显示缓存的更新速度。这样既能满足高分辨率图像的显示, 又能满足文字信息数据的快速更新。刚时为了存储更多的图像, 可以先存储 JPEG 格式图像, 再由控制器解码成 BMP 位图图像后送到显示缓存显示, 这样就相对扩展了 Flash 的存储空间。同时, 由于图像的解码速度要大大快于数据源接口的速度, 也就相应提高了显示缓存的数据更新速度。

由各功能单元组成的 VGA 显示硬件结构框图如图 3 所示。

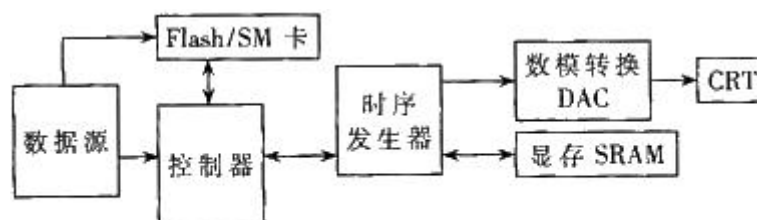


图 3 VGA 显示硬件结构框图

3 显存数据更新与显示的同步实现

在 VGA 显示时, 要考虑如何实现显存数据更新与显示的同步进行。解决的方案有以下几种:

(1) 采用具有缓存作用的双口 RAM, 这种方法使用的器件数量多、功耗大、成本高, 基本不可取。

(2) 采用两组 SRAM 进行乒乓工作模式, 一组 SRAM 用于显示的同时, 另一组 SRAM 用于图像数据的更新, 然后在两组 SRAM 之间切换。这样做会提高一些成本, 而且需要更复杂的总线控制。

(3) 利用 FPAG / CPLD 和 SDRAM 构造双口 SRAM。这种方法实时性好, 成本较低, 时序控制比较

复杂，它是实现高性能低成本要求的最佳方案。

(4) 采用一组 SRAM 作为显存，可以简化系统设计、降低成本。这时可以考虑利用行时序和帧时序中 SRAM 总线空闲的时序段，在不关闭图像显示的情况下实现显存 SRAM 的数据更新。该方法的更新率与数据写速度密切相关，显存的写数据速度越快，该方法的更新率就越高。

假设 CPU 的工作时钟最大为 60MHz，并采用 JPEG 解码更新方式。这时如果将解码缓存区分配在 CPU 片内内存，则更新数据时直接由内存向 SRAM 写数据，一次需要 0.17μs；如果将解码缓存区分配在片外空间，则更新数据时 CPU 要先从片外读数据，再向 SRAM 写数据，这样写一次需要 0.25μs。在相邻显示的两帧图像只存在局部差别或更新文本显示信息时，可使用局部数据更新方法，以提高更新率。表 2 给出了显示每帧图像包含的总线空闲时间，以及在不同解码缓存区分配方式下图像全部更新和 10% 局部更新的帧率。这里提到的帧率是指对显存数据的更新速度，而不是指图像的屏幕刷新率，它对刷新率没有影响。

表 2 每帧总线空闲时间及两种
解码缓存区分配方式下的显存更新速度

图像模式	每帧总线 空闲时间 (μs)	解码缓冲区 在片内 (frame/s)		解码缓冲区 在片外 (frame/s)	
		total	10%	total	10%
1024×768 (75Hz)	4507	2.57	25.7	1.71	17.1
1024×768 (60Hz)	6048	2.72	27.2	1.81	18.1
800×600 (60Hz)	5982	2.72	27.2	1.81	18.1
640×480 (75Hz)	5188	2.96	29.6	1.97	19.7

基于以上方案设计的嵌入式 VGA 显示系统在只有系统控制板和 CRT 显示器的情况下实现了嵌入式高分辨率 VGA 显示。

通过对嵌入式 VGA 显示系统的设计分析和实际使用，得到如下结论：

- (1) 由于 VGA 显示是一个高速过程，所以选择器件时要选择高速器件。
- (2) VGA 显示时序要求较严格，时序中的前后沿及同步脉冲宽度都要依照严格的参考数据设置。
- (3) 在一般情况下，由于数据接口的限制，数据更新率不能达到计算机的水平。通过一些特殊设计，还是能够满足大多数嵌入式 VGA 的需求。
- (4) 性能、成本和复杂度要综合考虑，要以系统的实际需求为目标，采用合理而实用的设计方案。