

明德扬科技教育有限公司

SDRAM 接口练习 5 思路

官 网: www.mdy-edu.com

淘 宝: mdy-edu.taobao.com

QQ 群: 97925396

QQ 咨询: 158063679

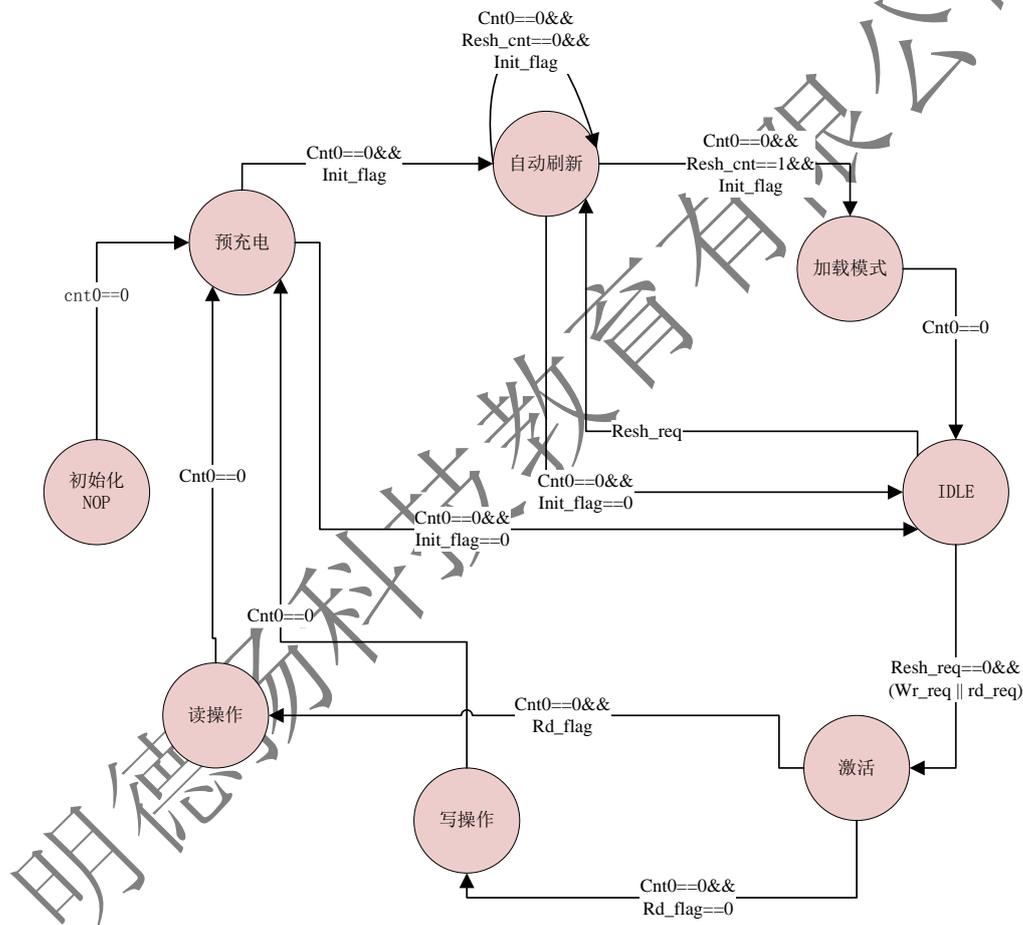
一、功能简述

1. 当初始化完成后，处于 IDLE 状态。输入接口有读请求 rd_req 和写请求 wr_req 信号。如果 rd_req 为 1 时，则进行读操作；否则如果 wr_req 为 1，则进行写操作。也就是说读请求的优先级高于写请求。

2. 读写模式为：全页模式，该模式在写完成时，需要给出预充电命令才能结束。全页模式的写，可参考数据手册第 52 页的内容；全面模式的读，可参考数据手册第 45 页内容。

3. 初始化完成后，每隔【1562-256(突发长度)-3(激活时间)-3(预充电时间)】=1300 时进行刷新。如果时间到了时处于 IDLE 状态，则立刻进行自动刷新；如果处于读写状态，则等待变到 IDLE 状态后，再执行自动刷新。

4. 根据练习 4 思路，其状态机如下图所示：



5. 完善接口功能

1) 优化读写优先级

练习 4 是读优先级高于写优先级，如果某一时刻连续读时，则写可能会阻塞很长时间，造成要临时保存很多数据。同样道理，也不能是写优先级高于读优先级，否则可能出现输出数据变慢。

现在要求，改变读写优先级，具体情况如下：

- 如果同时出现读写请求时，如果上一次执行了读操作，则此时执行写操作；如果上一次执行了写操作，则此时执行读操作。
- 如果没有同时出现读写请求，则有什么请求就执行什么操作。


```
if(rst_n==1'b0)begin
    rd_hly <= 1'b0;
end
else if(state_c==PRECHARGE && init_flag==1'b0 &&cnt0==0) begin
    rd_hly <= rd_flag;
end
end
```

```
always @(posedge clk or negedge rst_n)begin
if(rst_n==1'b0)begin
    rd_flag <= 1'b0;
end
else if(active_start) begin
    if((rd_hly && wr_req==1'b0) ||rd_hly==1'b0)&&rd_req)
        rd_flag<=1'b1;
    else if((rd_hly==1'b0 && rd_req==1'b0) ||rd_hly)&&wr_req)
        rd_flag<=1'b0;
    end
end
```

2) 另一种刷新方式

```
always @(posedge clk or negedge rst_n)begin
if(rst_n==1'b0)begin
    resh_cnt <= 0;
end
else if(init_flag==0)begin
    if(resh_cnt==1562-1)
        resh_cnt <= 0;
    else
        resh_cnt <= resh_cnt + 1;
    end
end
```

```
always @(posedge clk or negedge rst_n)begin
if(rst_n==1'b0)begin
    resh_flag <= 0;
end
else if(resh_cnt==1562-1) begin
    resh_flag <= 1;
end
else if(resh_start)begin
    resh_flag <= 0;
end
end
```

```
assign resh_start = resh_flag && state_c==IDLE;
```

明德扬科技教育有限公司